

AVALIAÇÃO EM TESTES DE ESTRESSE TÉRMICO EM COMPONENTES ELETRÔNICOS

Priscila Custódio de Matos¹, Valesca Alves Corrêa², Luiz Eduardo do Patrocínio Nunes³

Resumo

Testes de estresse são destinados a avaliar o comportamento e desempenho de componentes eletrônicos quando submetidos a esforços térmicos, mecânicos, elétricos, pressão, químicos. Dentre os fatores que mais influenciam a confiabilidade e o desempenho de componentes eletrônicos se destaca o estresse térmico. A temperatura desencadeia uma série de mecanismos de falha que degradam o componente e que pode acarretar perda de desempenho ou ainda levar a falhas intermitentes ou catastróficas. Neste trabalho são apresentados os testes de estresse térmico, usualmente empregados pela indústria eletrônica para verificação da qualidade de componentes eletrônicos e a relação entre os mecanismos de falha e as condições de teste. São apresentadas algumas avaliações sobre os parâmetros que devem ser observados desde o planejamento até a conclusão do teste.

Palavras chave: componentes eletrônicos, estresse térmico, confiabilidade, testes ambientais.

Abstract

Stress tests are intended to assess the behavior and electronic components performance when subjected to thermal, mechanical, electrical, pressure, and chemical stress. Among the factors, that most influence the reliability and electronic components performance stands out the thermal stress. Temperature triggers a number of failure mechanisms that degrade the component and can lead to loss of performance or even lead to intermittent or catastrophic failure. This paper presents the thermal stress tests usually applied by the electronic industry for checking electronic components quality. It is also presented the relationship between failure mechanisms and test condition. Some recommendations about the parameters to be observed from planning to completion of the test are presented.

Keywords: electronic components, thermal stress, reliability, environmental testing.

Introdução

A avaliação do desempenho de um componente deve ser feita tendo em consideração quão bem um componente será capaz de desempenhar a função para qual foi projetado dentro do ambiente especificado para sua operação. Um modo de se verificar a qualidade do dispositivo é a realização de testes ambientais que simularão as condições de vida para que se possa estimar a confiabilidade.

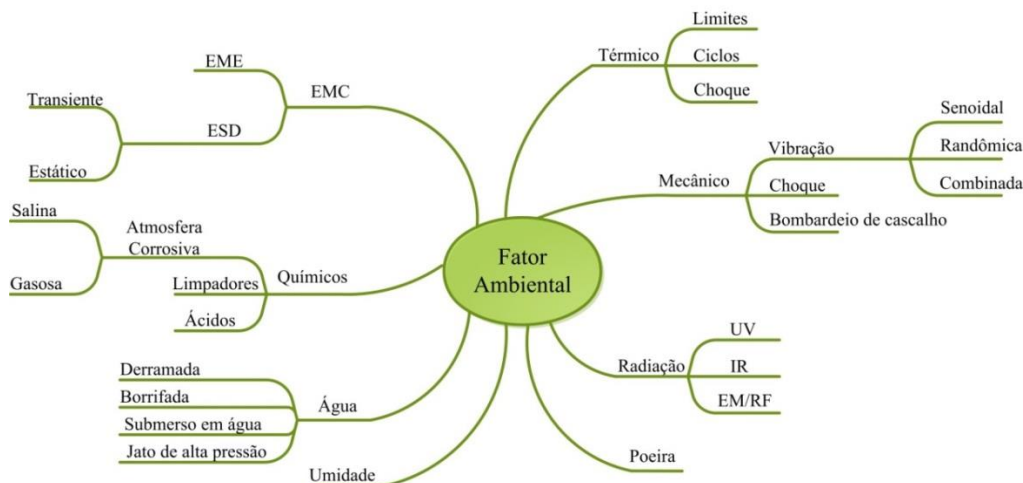
¹ Mestra em Engenharia Elétrica-Eletrônica pela Universidade do Vale do Paraíba; E-mail: priscila.matos@gmail.com.

² Doutora em Engenharia Mecânica pela Universidade Estadual Paulista Júlio de Mesquita Filho-Unesp; professora da Pós-Graduação em de Engenharia Mecânica da Universidade de Taubaté; E-mail: valesca.correa@unitau.com.br.

³ Doutor em Engenharia Mecânica pela Universidade Estadual Paulista Júlio de Mesquita Filho-Unesp; professora da Pós-Graduação em de Engenharia Mecânica da Universidade de Taubaté; E-mail: luiz@unitau.br.

Fatores ambientais estão diretamente relacionados ao desempenho de dispositivos e sistemas e cargas ambientais se originam de diversos modos, mecânico, térmico, químico entre outros como mostra a Figura 1.

Figura 1 – Árvore de fatores ambientais



Fonte: adaptado de ZVEI (2013)

Testes de estresse são conduzidos para se obter informações sobre o comportamento de um componente, ou sistema, em condições normais de operação e assim, fornecer informações sobre o tempo médio até a falha. Durante um teste de estresse os diversos parâmetros de interesse da aplicação final serão monitorados de acordo com os fatores de estresse que foram aplicados.

Os testes têm por finalidade avaliar se o dispositivo, seja componente ou sistema, executa suas funções conforme o especificado e qual o nível de confiabilidade do dispositivo. Para tanto existem testes que podem ser classificados como testes de confiabilidade, cujo propósito avaliar do desempenho do dispositivo durante sua vida útil. Essencialmente estes testes são realizados para melhorar ou monitorar a qualidade do dispositivo através da identificação defeitos e de erros de projeto (SRIVANI, 2010).

Esse trabalho tem como objetivo apresentar os motivos pelos quais os testes de estresse térmico devem ser criteriosamente considerados quando no processo de avaliação da confiabilidade de componentes eletrônicos bem como expor uma sequência genérica para o planejamento de um teste térmico. Revisão da Literatura

A necessidade de se ter dados sobre a confiabilidade de um novo produto em um tempo mais curto entre o projeto e a liberação para o usuário final, estimula o emprego de testes acelerados (ZHANG, 2007). Teste de Vida Acelerado é a denominação usual para identificar diferentes tipos de testes com o propósito de envelhecer

quantificadamente um dispositivo para se coletar informações sobre o seu desempenho. Estes testes podem ser agrupados em qualitativos e quantitativos (ANDRIA et al., 2014). No primeiro caso, interesse reside em identificar falhas e modos de falha sem tentar fazer qualquer previsão quanto à vida útil do dispositivo em condições normais de uso provendo informações sobre sua confiabilidade. No segundo, procura-se deduzir a vida do produto (ou, mais especificamente, as características de vida, tais como o Tempo Médio Até a Falha) nas condições de operação, a partir de dados obtidos a partir do teste de vida acelerada (NELSON, 2009).

Normalmente os fatores de estresse são temperatura, tensão, carga mecânica, ciclagem térmica, umidade, pressão e vibração. Sendo os mais utilizados, de acordo com Luca (2004):

a) Alta temperatura: o aquecimento eleva a taxa de falha para identificar falhas precoces, normalmente associadas à defeitos de fabricação má qualidade do matéria prima. Além disso, a exposição à alta temperatura por tempo prolongado favorece fenômenos de difusão e reações químicas.

b) Baixa temperatura: a diferença entre o aquecimento do dispositivo sob teste e o ambiente frio pode desencadear falhas. Em se tratando de semicondutores alguns mecanismos de falha são potencializados em baixas temperaturas.

c) Ciclagem de temperatura: os efeitos gerados pela dilatação e a contração dos materiais que compõem o componente quando submetido a extremos de temperatura. Bem como o comportamento do componente durante os patamares. Isto é válido não apenas para o período de operação como para o processo de soldagem, no qual o componente é submetido a variação de temperatura.

d) Choque térmico: o componente é submetido a extremos de temperatura com variação brusca entre um patamar e outro. Importante para circuitos integrados e híbridos que exigem alto estresse para que defeitos latentes possam ser detectados.

e) *Burn-in*: é a combinação dos efeitos gerados pelo estresse elétrico e temperatura para simular a vida operacional do componente.

f) Umidade: precipita defeitos por corrosão e contaminação por penetrar no material (em trincas, poros, por exemplo) resultando em correntes de fuga entre condutores.

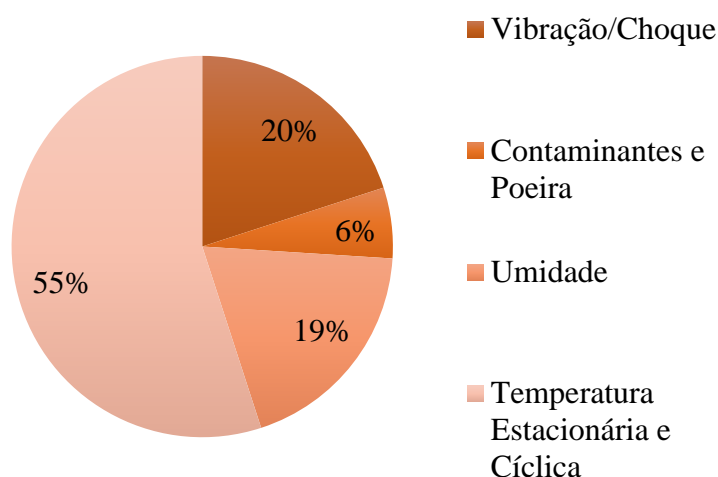
g) Vibração aleatória: considerada efetiva para expor defeitos mecânicos, como perda de soldagem, curtos em placas de circuito impresso, ressonâncias

indesejadas, conseqüente fadiga dos materiais. O estresse do componente é criado por meio de excitações simultâneas de todas as frequências dentro de uma faixa, usualmente de 20 a 2000 Hz.

h) Estresse elétrico: apesar de menos efetivo na identificação de defeitos o estresse elétrico é normalmente empregado para estimular as temperaturas de junção em semicondutores. Ainda assim, serve para verificar a resistência à sobretensões e pulsos que podem ocorrer durante a vida útil.

Para exemplificar o impacto que a temperatura incide sobre componentes eletrônicos é mostrada na Figura 2 a distribuição das fontes de estresse que provocaram falhas em um equipamento para suprimento de energia no setor automotivo (ZVEI, 2013)

Figura 2 - Fontes de estresse em um equipamento eletrônico



Fonte: adaptado de ZVEI (2013)

1Efeitos da temperatura em mecanismos de falha

A temperatura acelera mecanismos de falha em componentes eletrônicos. Dentre os mecanismos termo-mecânicos, destacam-se:

a) Eletromigração – nos últimos anos, o encapsulamento de alta densidade na fabricação de produtos eletrônicos tem sido cada vez mais adotado para atender às necessidades de miniaturização e funcionalidade em produtos eletrônicos. Como resultado, a corrente transportada por um componente eletrônico é aumentada significativamente, fazendo com que a eletromigração torne-se a principal ameaça à confiabilidade da indústria eletrônica (ZHU, 2014). A eletromigração é o deslocamento

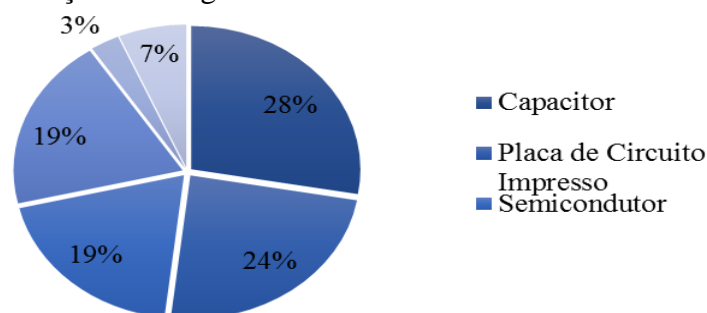
de átomos durante a passagem da corrente elétrica, levando átomos a fluírem deixando áreas vazias no metal, isto aumenta a resistência das trilhas devido à perda de metal, que pode levar a falha. Temperaturas mais altas aumentam a mobilidade de portadores e aumentando a taxa de eletromigração, causando uma redução na *Mean Time To Failure* (MTTF) (PANASONIC, 2009).

b) Fadiga térmica – o gerenciamento térmico de um encapsulamento envolve a seleção, análise, testes e verificação dos projetos térmicos apropriados para produzir um produto final confiável. A crescente ênfase na gestão térmica em design eletrônico decorre do grande número de dispositivos microeletrônicos em sistemas, suas densidades de calor intenso e a natureza exponencial das taxas de falha dos componentes devido a problemas relacionado com a temperatura (SEO, 2013). Um dispositivo submetido a ciclos de aquecimento e resfriamento (ligando e desligando, por exemplo), desenvolve tensões no seu encapsulamento seja plástico ou metálico, bem como em suas interconexões devido a diferenças entre os coeficientes de expansão térmica. Um dispositivo semiconductor submetido a choques térmicos pode ter falhas induzidas por fadiga térmica.

c) Migração por estresse – átomos de metal migram devido ao aumento da temperatura e da diferença do coeficiente de expansão térmica dos materiais que compõem o componente. Se estiver além do nível crítico, íons metálicos com capacidade térmica de se difundir através limites do grão e defeitos espalhados em cada contorno de grão podem migrar criando espaços vazios. O estresse pode ser intrínseco ou causado pela moldagem que está diretamente relacionado com a estrutura do componente. Em longo prazo temperaturas mais baixas favorecem o rompimento de trilhas e em curto prazo temperatura elevadas (200 °C) podem induzir a vazios no metal (THADURI, 2013).

A Figura 3 mostra os principais componentes susceptíveis falhas devido à temperatura.

Figura 3 – Distribuição das origens das falhas



Fonte: adaptado de Wolfgang (2007)

É possível observar que capacitores e semicondutores são os componentes eletrônicos mais vulneráveis, que também é verificada pelo estudo realizado por Yang (2011), onde também é apontado que a temperatura tem o impacto mais significativo sobre a confiabilidade de componentes e sistemas eletrônicos.

Os mecanismos de falha por defeitos elétricos mais comumente observados, relacionados aos efeitos da temperatura são.

a) Desvio de parâmetros (*drift*) – ao longo do tempo a temperatura provoca desvio de parâmetros elétricos como a tensão, corrente, frequência. Embora os desvios nestes parâmetros não causem uma falha catastrófica no componente, podem ocorrer degradação e instabilidade no funcionamento (LAKSHMINARAYANAN, 2014).

b) Aumento na corrente de fuga – em semicondutores, há um aumento na corrente de fuga relacionado ao aumento na temperatura. Como resultado observa-se um aumento na potência dissipada que por sua vez aumenta a temperatura da junção e que pode levar a falha no dispositivo (LAKSHMINARAYANAN, 2014).

c) *Electrical Overstress* (EOS) – EOS é qualquer estresse elétrico que ultrapasse qualquer dos valores máximos absolutos de um dispositivo e faz com que ele falhe (KASCHANI e KUNZ, 2012), de forma reversível ou irreversível, imediata ou tardia. Considerando um dos principais motivos para falha de semicondutores, seja no processo de fabricação ou em operação, ainda permanece como um problema a ser resolvido apesar dos estudos a ele dedicado (KASCHANI, 2015).

De todos os tipos de estresses que um componente eletrônico, passivo ou ativo, está sujeito durante sua vida útil a temperatura se destaca como uma das principais causas de falha. Assim sendo, para se evitar falhas induzidas termicamente em sistemas eletrônicos alguns cuidados na execução de testes de estresse são necessários para se evitar que falhas sejam introduzidas pelo teste de estresse sem que se tenha o devido controle do seu efeito.

2 Materiais e métodos

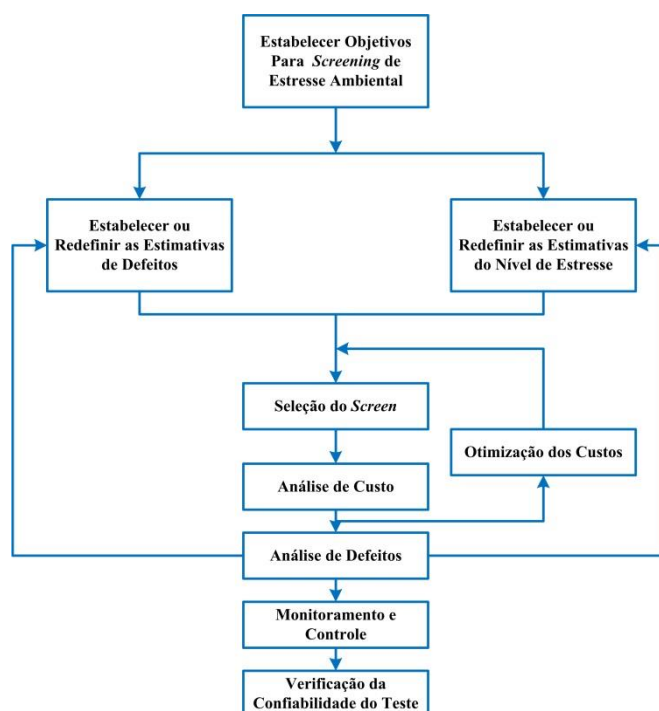
Este estudo apresenta os principais efeitos que a temperatura exerce sobre componentes eletrônicos e quais os cuidados mínimos necessários para que o teste térmico não insira outras falhas e invalide o resultado final. Portanto o estudo se concentrou nos mecanismos de falha que são ativados pelos efeitos da temperatura.

Por se tratar de pesquisa aplicada baseada em documentos normativos e procedimentos de testes. Existem normas de testes e de desempenho organizadas pelo

Departamento de Defesa dos Estados Unidos da América, orientações e manuais elaborados por agências espaciais e por fabricantes de semicondutores, associações de fabricantes de semicondutores como a *JEDEC Solid State Technology Association*, bem como de artigos publicados por especialistas da área de microeletrônica.

O guia MIL-HDBK-344A *Environmental Stress Screening (ESS) of Electronic Equipment* (revalidada para processos de aquisição em 2012) define uma sequência de questões que devem ser respondidas para o planejamento de um programa de *screening* conforme apresenta a Figura 4.

Figura 4 – Sequência de atividades para um programa de testes de estresse ambiental para screening.



Fonte: adaptado MIL-HDBK-344 (2012)

Um metodologia, mesmo que genérica, se faz necessário para se evitar que parâmetros importantes para a avaliação final do teste deixe de ser considerado na fase de planejamento e monitoração. Aspectos como a temperatura de junção de um semicondutor, a variação de parâmetros elétricos, os limites operacionais, por exemplo, não devem ser negligenciados no no planejamento do teste.

3 Resultados

O planejamento e a execução do teste de estresse devem ser feitos tendo o melhor conhecimento possível das necessidades, restrições e premissas a ele associadas. A análise de todos os parâmetros elétricos deve ser realizada criteriosamente para que se

tenha total conhecimento do comportamento do componente quando submetido a um estresse térmico. Deve-se observar se a faixa de temperatura selecionada para o teste térmico não acarretará em EOS ou se não irá ultrapassar a temperatura limite da junção. Estes dois casos podem facilmente induzir a uma avaliação errônea do resultado do teste.

A inspeção visual inicial auxiliará na análise do componente ao final do teste de estresse térmico. A inspeção visual final indicará se houve uma degradação no encapsulamento como formação de trincas, oxidação dos terminais, alterações provocadas por superaquecimento.

Para a montagem dos componentes dentro da câmara que será utilizada para a realização dos testes é necessário se ter atenção para que o dispositivo no qual os componentes serão montados não transfiram calor de um componente para o outro, este cuidado deve ser tomado tanto para placa de circuito impresso quanto para planos de teste desenvolvidos apenas para a fixação do componente e de sensores de temperatura.

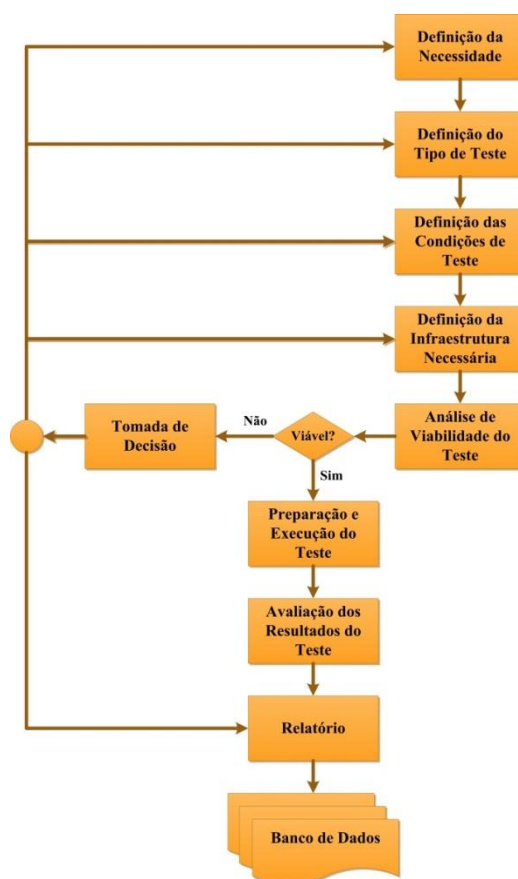
Um estudo prévio é necessário para a determinação da posição de colocação do sensor de temperatura. Isto porque a temperatura máxima de junção deve ser respeitada para evitar falha precoce.

O ambiente interno da câmara de teste, onde o teste será conduzido, deve ser conhecido de modo a se garantir que a diferença de temperatura entre as zonas do compartimento de teste não ultrapassem nem fique abaixo dos limites estabelecidos para o teste. Para tanto, pode ser necessário o levantamento da homogeneidade da câmara.

Os indicativos da degradação sofrida pelo componente submetido ao estresse térmico serão os parâmetros elétricos. Isto posto, deve-se fazer um levantamento destes parâmetros antes de se iniciar o teste para que se possa acompanhar sua variação ao longo do teste. É recomendado que se faça o monitoramento contínuo da corrente consumida para que possa analisar o seu comportamento ao longo do tempo.

Todo o processo, desde a preparação até o relatório, deve ser acompanhado por valiação e definição de viabilidade do teste. A avaliação da viabilidade deve ser ampla, envolvendo características técnicas e gerenciais para se garantir a correta execução do teste. A Figura 5 apresenta uma sequência de atividades que devem ser consideradas para um melhor planejamento do teste.

Figura 5 – Sequência proposta para planejamento de teste de estresse



Fonte: Os autores, 2015.

A sequência apresentada na Figura 4 baseia-se nas orientações do guia MIL-HDBK-344A e traduz as etapas que devem ser seguidas para que se possa planejar e executar testes de estresse de forma ordenada minimizando os riscos associados a esta atividade. Com esta sequência é possível abranger diversos métodos de teste podendo ser mais detalhada conforme a criticidade do teste e do nível de complexidade do componente sob teste.

O processo inicia-se com a definição dos objetivos do teste clarificando a todos os envolvidos as necessidades e descrever o cenário que exigiu o teste. Em seguida passa-se a definição do tipo de teste a ser executado.

Para a definição do teste, deve-se definir quais e como os parâmetros serão monitorados, qual a condição de teste a ser seguida, como será feito o monitoramento dos dados. Estes aspectos são necessários para que se possa obter informações sobre quais os meios de testes que serão necessários, como o dispositivo será montado, quais as formas de interconexão serão necessárias para realização do teste.

A análise deve abranger aspectos técnicos e econômicos considerando, inclusive, os impactos da não realização do teste de estresse. O resultado desta análise deve ser utilizado para realimentar os passos de definição de objetivo, tipo de ensaio e condições de ensaio de modo a adequar o planejamento com o ambiente real.

A implementação do teste envolve desde a preparação de toda a infraestrutura, a execução do teste, o registro dos dados e a remoção dos dispositivos dos meios de teste utilizados. Todas estas etapas oferecem riscos a qualidade dos testes do teste então deve-se ter particular atenção durante as fases de montagem e de desmontagem do *setup* de teste.

Todos os aspectos devem ser analisados pelo comitê responsável pela tomada de decisão. Este comitê decidirá quais avaliações e definições devem ser refeitas para atender as necessidades do teste e de todos os envolvidos nas atividades.

Estabelecendo uma sequência para a análise, planejamento e execução do teste aumenta-se as possibilidades de sucesso na execução do teste de estresse, possibilitando que diversos aspectos possam ser analisados criteriosamente. Além de que os especialistas responsáveis pela tomada de decisão poderão avaliar melhor a viabilidade e a eficácia do teste antes do início da execução das atividades.

4 Conclusões

Testes de estresse são ferramentas necessárias para se avaliar o comportamento de um determinado dispositivo quando submetido a um nível de estresse conhecido e controlado. O resultado deste tipo de teste serve como base para a realização de estudos de confiabilidade que são necessários para se possa prever o comportamento do dispositivo ao longo de sua vida útil.

Durante os testes os componentes são submetidos a altas cargas de estresse que podem, quando não corretamente controladas, danificá-los e não revelar corretamente qual o seu comportamento. Assim, é altamente recomendado o estudo preliminar sobre os fatores que devem ser controlados e monitorados. Neste estudo deve ser levantadas todas as temperaturas máximas de operação do componente sob teste com maior atenção para as temperaturas de junção que não devem ser ultrapassadas.

A seleção de qual método de teste a ser aplicado está relacionada com o motivo pelo qual o teste está sendo requerido, pois o teste pode ser necessário para identificar modos de falha, identificar tempos de falha, screening ou verificação periódica. Em todos

estes casos deve-se considerar também qual o nível de estresse que o componente será submetido, posto que dependendo da carga será

O resultado do teste de estresse deve ser avaliado em conjunto com outras análises para se obter uma definição melhor da qualidade e da confiabilidade do componente testado. A sequência genérica apresentada permite que todas as etapas sejam consideradas e analisadas para satisfazer os motivos pelos quais o teste foi requerido.

Referências

ANDRIA, G. et al. **Accelerated life tests of a new optocoupler for aerospace application**. In: Metrology for Aerospace (MetroAeroSpace), 2014 IEEE. IEEE, 2014. p. 510-514.

DEPARTMENT OF DEFENSE (USA). Military Handbook: **Environmental Stress Screening (ESS) of Electronic Equipment**, MIL-HDBK-344A. Washington, United States of America, 2012.

HANDBOOK FOR ROBUSTNESS VALIDATION OF AUTOMOTIVE ELECTRICAL/ELECTRONIC MODULES. Frankfurt Am Main: ZVEI Robustness Validation Working Group, 2013- .

KASCHANI K.T., KUNZ, H. How to deal with EOS? IEW; 2012.

KASCHANI, K. T. **What is Electrical Overstress?-Analysis and Conclusions**. Microelectronics Reliability, v. 55, n. 6, p. 853-862, 2015.

KIN, Yoshinori; SASAKI, Yasuko. **What is environmental testing**. Osaka, Japan, Espec Technology Report (Tabai Espec Corp.), Special issue: Evaluating Reliability, n. 1, p. 2-15, 1996.

LAKSHMINARAYANAN, V.; SRIRAAM, N. **The Effect of Temperature on the Reliability of Electronic Components**. Proc. of IEEE CONECCT, DOI, v. 10, p. 1-6, 2014.

LUCA, L. V. **Recomendações para a implementação de ensaios de estresse térmico voltados à confiabilidade de hardwares eletrônicos**. 2004. 125 p. Monografia (Mestrado em Metrologia Científica e Industrial) - Universidade Federal de Santa Catarina. Florianópolis. Disponível em: <<http://repositorio.ufsc.br/xmlui/handle/123456789/87341>>. Acessado: 04.feb. 2015.

MARCONI, Marina de Andrade; LAKATOS, Eva Maria. Fundamentos de metodologia científica. In: **Fundamentos de metodologia científica**. Atlas, 2010.

NELSON, W. B. **Accelerated testing: statistical models, test plans, and data analysis**. John Wiley & Sons, 2009.

Panasonic Databook, **Failure Mechanism of Semiconductor devices**, T04007BE-3, 2009.

SEO, H.-S. et al. **Thermal failure of the LM117 regulator under harsh space thermal environments.** Aerospace Science and Technology, v. 27, n. 1, p. 49-56, 2013.

SRIVANI, L. et al. **Accelerated Life Testing of Field Programmable Gate Arrays.** In: Reliability, Safety and Hazard (ICRESH), 2010 2nd International Conference on. IEEE, 2010. p. 329-334.

THADURI, A. et al. Reliability prediction of semiconductor devices using modified physics of failure approach. International Journal of System Assurance Engineering and Management, v. 4, n. 1, p. 33-47, 2013.

WOLFGANG, E.. **Examples for failures in power electronics systems.** In: ECPE Tutorial on Reliability of Power Electronic Systems, Nuremberg, Germany, abril. 2007.

YANG, S. et al. **An industry-based survey of reliability in power electronic converters.** Industry Applications, IEEE Transactions on, v. 47, n. 3, p. 1441-1451, 2011.

ZHANG, H. **Modeling and planning accelerated life testing with proportional odds.** 2007. 195 p. Tese (PhD Engineering) - Rutgers, The State University of New Jersey. New Brunswick, NJ. Disponível em: <<http://hhttps://rucore.libraries.rutgers.edu/rutgers-lib/21342/PDF/rutgers-lib-21342-PDF-1>>. Acessado em 12.maio.2015.

ZHU, X.; LU, H.; BAILEY, C. **Modelling the stress effect during metal migration in electronic interconnects.** In: Nanotechnology (IEEE-NANO), 2014 IEEE 14th International Conference on. IEEE, 2014. p. 108-112.